

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

Circuit arrangement for storing data to be forwarded to a data processing device

Patent Number: DE3140310

Publication date: 1983-04-07

Inventor(s):

Applicant(s):

Requested Patent: ☐ DE3140310

Application Number: DE19813140310 19811010

Priority Number(s): DE19813140310 19811010


IPC Classification:

EC Classification: G06F5/06P, G06F13/18, G06F13/20

Equivalents:

Abstract

The storage arrangement according to the invention is used for matching different operating speeds of different magnitude, the recorded input data also being provided with priorities during the forwarding to a data processing device. This is done by a control device which orders data arriving in buffer memories into one of several queue memories associated with the respective priority. During the reading-out, the queue memories are read out in

accordance with priority and also in accordance with the loading level. 

Data supplied from the esp@cenet database - 12



DEUTSCHES
PATENTAMT

BI 99 P 1314

- 21 Aktenzeichen:
22 Anmeldetag:
43 Offenlegungstag:
45 Veröffentlichungstag:

P 31 40 310.7-53
10. 10. 81
—
7. 4. 83

DE 31 40 310 C 1

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

73 Patentinhaber:

Telefonbau und Normalzeit GmbH, 6000 Frankfurt, DE

72 Erfinder:

Knüpfer, Gerhard, Ing.(grad.), 4000 Düsseldorf, DE

56 Entgegenhaltungen:

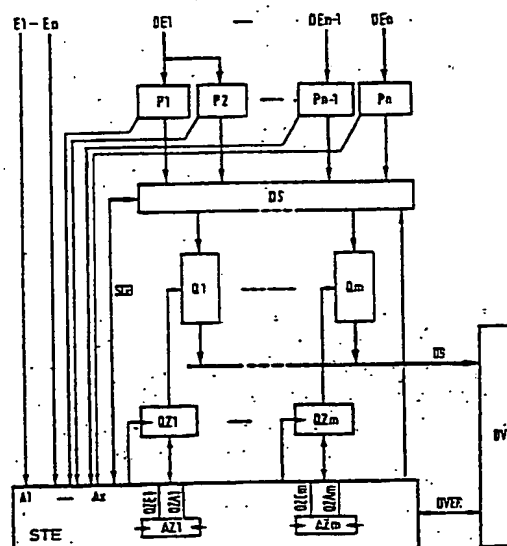
DE-AS 23 25 127
DE-OS 27 22 124
DE-OS 21 62 806

Patentamt

54 Schaltungsanordnung zur Speicherung von eine Datenverarbeitungseinrichtung weiterzugebenden Daten

Mit der erfindungsgemäßen Speichereinrichtung wird eine Anpassung von unterschiedlichen Arbeitsgeschwindigkeiten verschiedener Größe bewirkt, wobei außerdem die aufgenommenen Eingangsdaten bei der Weitergabe zu einer Datenverarbeitungseinrichtung mit Prioritäten versehen werden. Dies geschieht durch eine Steuereinrichtung, die in Pufferspeichern eintreffende Daten in einen von mehreren der jeweiligen Priorität zugeordneten Warteschlangenspeicher einordnet. Beim Auslesen werden die Warteschlangenspeicher der Priorität nach und auch dem Füllstand nach ausgelesen.

(31 40 310)



DE 31 40 310 C 1

Patentansprüche:

1. Schaltungsanordnung zur Speicherung von an eine Datenverarbeitungseinrichtung weiterzugebenden Daten, wobei die von mehreren peripheren Geräten zu beliebigen Zeiten und in beliebiger Menge anfallenden Daten prioritätsgerecht über einen Datenbus der Datenverarbeitungseinrichtung zugeführt werden, wobei jedem Dateneingang ein Pufferspeicher zugeordnet ist, und eine Steuereinrichtung entsprechend einem in ihr eingestellten Prioritätsschema die Daten einem von mehreren der jeweiligen Prioritätsstufe zugeordneten Warteschlangenspeicher über eine Datensammelschiene zufführt, dadurch gekennzeichnet, daß jedem Warteschlangenspeicher ($Q1$ bis Qm) ein Arbeitszähler ($AZ1$ bis AZm) zugeordnet ist, der bei jeder Dateneingabe aufwärts und jeder Datenausgabe abwärts gezählt wird, so daß dieser Arbeitszähler den Füllstand des betreffenden Warteschlangenspeichers anzeigt, und daß die Priorität bei der Datenausgabe zur Datenverarbeitungseinrichtung (DVE) innerhalb der Steuereinrichtung (STE) automatisch verändert werden kann aufgrund der Inhalte der den Füllstand eines Warteschlangenspeichers ($Q1$ bis Qm) anzeigenden Arbeitszähler $AZ1$ bis AZm .

2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß die Einspeicherung der ankommenden Daten jeweils in die durch einen einem jeden Warteschlangenspeicher ($Q1$ bis Qm) zugeordneten, rundumzählenden Zeigerzähler ($QZ1$ bis QZm) gekennzeichnete nächste freie Speicherzeile erfolgt.

3. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß bei einem vorliegenden Eingabeanreiz die AusgabeprozEDUREN zur Datenverarbeitungseinrichtung (DVE) unterbrochen werden, und daß jedem Warteschlangenspeicher ($Q1$ bis Qm) ein Eingabe- und ein Ausgabezähler (QEZ , QAZ) zugeordnet ist, dessen jeweilige Einstellung garantiert, daß bei Unterbrechungen die Bearbeitung an der richtigen Stelle wieder aufgenommen wird.

4. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß besondere Eingabeleitungen ($E1$ bis En) an die Steuereinrichtung (STE) angeschlossen sind, über die veranlaßt werden kann, daß verschiedene vorbestimmte Datenwörter über einen an die Datensammelschiene (DS) angeschlossenen Steuerdatenbus (SDB) direkt in die Warteschlangenspeicher ($Q1$ bis Qm) gelangen.

Die Erfindung betrifft eine Schaltungsanordnung zur Speicherung von an eine Datenverarbeitungseinrichtung weiterzugebende Daten, wobei die von mehreren peripheren Geräten zu beliebigen Zeiten und in beliebiger Menge anfallenden Daten prioritätsgerecht über einen Datenbus der Datenverarbeitungseinrichtung zugeführt werden, wobei jedem Dateneingang ein Pufferspeicher zugeordnet ist, und eine Steuereinrichtung entsprechend einem in ihr eingestellten Prioritätsschema die Daten einem von mehreren der jeweiligen Prioritätsstufe zugeordneten Warteschlangenspeicher

über eine Datensammelschiene zufführt.

Es ist bekannt, daß bei der Zusammenarbeit von Einrichtungen mit unterschiedlichen Arbeitsgeschwindigkeiten eine Zwischenspeicherung von auszutauschenden Daten vorgenommen werden muß. Eine Datenverarbeitungsanlage, die u. a. auch derartige Aufgaben löst, ist angegeben in der DE-AS 11 89 294. Hier wird im ersten Absatz ausgesagt, daß die Aufgabe des erfindungsgemäßen Systems darin bestehen soll, daß eine schnell arbeitende Datenverarbeitungsanlage mit relativ langsam arbeitenden externen Einrichtungen zeitlich verknüpft werden soll. Wie dies im einzelnen durch Zwischenspeicherung von Daten und/oder Adressen geschieht, kann aus der Beschreibung oder aus den Patentansprüchen der genannten Schrift entnommen werden.

In vielen Fällen besteht außerdem die Forderung, daß auf eine Datenverarbeitungseinrichtung zukommende Daten entsprechend ihrer Wichtigkeit in eine zeitliche Reihenfolge gebracht werden sollen, die nicht unbedingt dem ursprünglichen zeitlichen Eintreffen entspricht. Es werden dann den betreffenden Daten in Abhängigkeit von ihrer Herkunft oder in Abhängigkeit von ihrem Inhalt Prioritäten zugeordnet. Die Datenverarbeitungsanlage muß dann in die Lage versetzt werden, die mit der höchsten Priorität ausgestatteten Daten zuerst und die mit der niedrigsten Priorität zuletzt zu bearbeiten. Eine Prioritätssteuerschaltung, die derartige Aufgaben löst, ist angegeben in der DE-AS 23 37 159. Hier wird angegeben, wie auch Daten mit sehr niedriger Priorität, die bei einem starren Prioritätsschema nur selten bedient werden könnten, auch in einer zufriedenstellenden Weise bearbeitet werden. Zu diesem Zweck werden Verriegelungsschaltungen vorgesehen, die verhindern, daß nach Bearbeitung einer Anforderung eine weitere Anforderung der gleichen Art anschließend bearbeitet wird. Es ist dann zwar gewährleistet, daß Anforderungen aller Prioritätsstufen bearbeitet werden, jedoch ist bei mit großer Häufigkeit einlaufenden Anforderungen aller Prioritätskategorien die Priorität weitgehend aufgehoben.

Aus der DE-OS 21 62 806 ist es bekannt, den Kanälen, also Dateneingängen Pufferspeicher zuzuordnen, wobei, wie es im Patentanspruch 1 dieser Schrift ausgesagt wird, jedem Kanal ein Rang in einer Prioritätsrangordnung zugeordnet ist. Entsprechend dieser Prioritätszuordnung gelangen die Daten dann in einen fest vorgegebenen sogenannten Logikwartespeicher. Außerdem sind bei dieser Anordnung die Kanalpuffer nicht fest den Kanälen zugeordnet, sondern es steht eine Anzahl von Kanalpuffern gemeinsam für mehrere Dateneingangskanäle zur Verfügung, deshalb muß auch noch der Datentransport über eine gemeinsame Sammelleitung von den Dateneingangskanälen zu den Kanalpuffereingängen besonders gesteuert werden. Diese Anordnung enthält deshalb einen hohen Steueraufwand und läßt es nicht zu, daß die den Dateneingangskanälen fest zugeordnete Priorität aufgrund besonderer Betriebsbedingungen automatisch geändert werden kann.

Eine Anordnung zum Feststellen des Prioritätsranges einer angeforderten Unterbrechung in einem Datenverarbeitungs-(DV)-System ist auch bekannt, aus der DE-OS 27 22 124. Bei dieser Anordnung werden mehrere Register zum Speichern codierter Signale unterschiedlichen Ereignistypen zugeordnet und mit Hilfe von Fest-Prioritäts-Logikschaltkreisen festgelegt, in welcher Reihenfolge eine Abarbeitung zu erfolgen

hat. Hierbei kann das einmal eingestellte Prioritätsschema zwar durch Änderung der Logikschaltkreise oder durch Änderung ihrer Beschaltung variiert werden, es ist jedoch nicht möglich, daß eine selbsttätige Änderung der Priorität aufgrund von betrieblichen Gegebenheiten wie z. B. extrem hohen Datenaufkommen an einer bestimmten Stelle erfolgen kann.

Weiterhin ist ein Verfahren zur Abwicklung von Programmen in einer Datenverarbeitungsanlage aus der DE-AS 23 25 127 bekannt, bei dem, wie es im Patentanspruch 1 angegeben ist, die Prioritäten in Abhängigkeit von der Menge der weiter zu verarbeitenden Information festgelegt wird. Zu diesem Zweck ist eine sogenannte Sonderauftragsliste vorgesehen, worin Programmaufträge mittlerer Priorität gespeichert werden. Wenn diese Sonderauftragsliste einen vorbestimmten Füllgrad überschreitet, wird eine höhere Priorität als vorher wirksam, so daß die darin gespeicherten Aufträge mit Vorrang abgearbeitet werden können. Dieses Verfahren ist nur geeignet, eine einzige Prioritätsumschaltung vorzunehmen und müßte mehrfach angewendet werden, d. h. mit dem wiederholten Aufwand der sogenannten Sonderauftragsliste, wenn mehrfache Prioritätsumschaltungen benötigt werden. Dabei tritt außerdem noch das Problem auf, daß bei mehreren Prioritätsumschaltungen diese selbst wieder eine Rangordnung haben müßten.

Die Aufgabe der Erfindung besteht darin, eine Schaltungsanordnung anzugeben, womit bei der Speicherung von an eine Datenverarbeitungseinrichtung weiterzugebenden Daten ein vorgegebenes Prioritätsschema sich automatisch ändern läßt, wenn ein besonders starkes Datenangebot auftritt. Dies soll ohne größere Vorleistungen bei der Zwischenspeicherung der Daten ermöglicht werden, ohne daß Einschränkungen bei der Festlegung der Anzahl von Prioritätsstufen notwendig sind.

Diese Aufgabe wird durch eine Merkmalskombination gelöst, wie sie im Patentanspruch 1 angegeben ist.

Damit wird in vorteilhafter Weise erreicht, daß ohne nennenswerten zusätzlichen Aufwand das Prioritätsschema jederzeit automatisch an das Datenangebot angepaßt werden kann. Die vorgegebene Priorität wird dabei weitgehend eingehalten, solange das Datenangebot kontinuierlich abgearbeitet werden kann. Bei starkem Datenangebot wird durch die erfindungsgemäße Schaltungsanordnung erreicht, daß auch bei Daten mit niedrigen Prioritäten keine unzulässig lange Wartezeiten entstehen.

Ein Ausführungsbeispiel der Erfindung wird nachfolgend anhand einer Zeichnung näher erläutert. Die Dateneingänge *DE 1* bis *DE n* führen zu Pufferspeichern *P 1* bis *P n*. Diese Pufferspeicher nehmen jeweils ein parallel angebotenes, aus *n*-Bit bestehendes Datenwort auf und müssen demnach mindestens ebenso viele Speicherplätze aufweisen. Wenn bei einem Dateneingang, z. B. *DE 1*, mehr Daten angeboten werden als ein Speicher aufnehmen kann, so werden einfach 2 Speicher oder auch mehr parallel geschaltet, wie dies bei den Pufferspeichern *P 1* und *P 2* angedeutet ist. Die Aufnahme eines Datenwortes in den Pufferspeicher geschieht zunächst ohne Mitwirkung der Steuereinrichtung *STE*. Beim Erkennen, daß ein Speicherinhalt ungleich 0 ist, wird ein Anreiz auf die zugehörige Anzeileitung *A 1* bis *A x* gegeben. Die Steuereinrichtung *STE* veranlaßt daraufhin sofort, daß der betreffende Pufferspeicher ausgelesen wird. Fall zu dieser Zeit gerade DatenausgabeprozEDUREN aus den Warteschlan-

genspeichern bearbeitet werden, so werden diese sofort unterbrochen und nach der Übernahme des Datenwortes vom Pufferspeicher in den jeweils zuständigen Warteschlangenspeicher wieder fortgesetzt.

Die Zuordnung der Prioritäten geschieht dadurch, daß mit Hilfe einer Programmierung festgelegt wird, in welchen der Wartefeldspeicher *Q 1* bis *Q m* die von einem Pufferspeicher aufgenommene Information gelangt. Es wird dann nur derjenige Warteschlangenspeicher adressiert, der Daten aufnehmen soll. Gleichzeitig werden die nicht dargestellten Sendegatter des betreffenden Pufferspeichers mit der Datensammelschiene *DS* verbunden und die dem betreffenden Warteschlangenspeicher zugeordneten Empfangsgatter angesteuert. Die Festlegung der Speicherzelle, in die das von dem Warteschlangenspeicher aufzunehmende Wort gelangt, wird durch den dem betreffenden Warteschlangenspeicher zugeordneten Zeigerzähler *QZ* angegeben. Dieser Zähler enthält so viele Schritte, wie Speicherzellen in dem zugehörigen Warteschlangenspeicher *Q* vorhanden sind und wird fortlaufend bei jeder Einspeicheroperation um einen Schritt weitergezählt. Da er als sogenannter Modulo-Zähler geschaltet ist, werden die Speicherzellen rundum angesteuert, d. h. nach dem Erreichen der letzten Speicherzelle wird beim nächsten Vorgang automatisch wieder auf die 1. Speicherzelle geschaltet.

Jedem Warteschlangenspeicher sind außerdem ein Eingabezähler *QZE*, ein Ausgabezähler *QZA* und ein Arbeitszähler *AZ* zugeordnet. Der Eingabezähler hält die Adresse der Speicherzelle fest, bei der zuletzt eingespeichert wurde. Ebenso hält der Ausgabezähler die Adresse der zuletzt ausgespeicherten Speicherzelle fest. Der Arbeitszähler *AZ* wird bei jedem Einspeichervorgang um einen Schritt aufwärts und bei jedem Ausspeichervorgang um einen Schritt abwärts gezählt, so daß an seinem Inhalt erkannt werden kann, wieviele Speicherzellen in dem zugehörigen Warteschlangenspeicher *Q* belegt sind.

Unabhängig von der zuvor beschriebenen Arbeitsweise der Steuereinrichtung *STE* fordert die Datenverarbeitungseinrichtung *DVE* entsprechend der ihr eigenen Arbeitsweise zu beliebigen Zeitpunkten Daten an. Sie bedient sich dabei der zwischen beiden Einrichtungen verlaufenden Steuerleitung *DVER* und gibt darüber einen Anreiz zu Steuereinrichtung *STE*. Wenn gerade keine Dateneingaben zu bearbeiten sind, läßt die Steuereinrichtung *STE* es zu, daß über den Datenbus *DB* Daten an die Datenverarbeitungseinrichtung *DVE* abgegeben werden. Die Steuereinrichtung *STE* stellt zunächst anhand der Arbeitszähler *AZ* fest, in welchen der Warteschlangenspeicher überhaupt Information vorhanden ist. Es wird dann derjenige Speicher adressiert, der die niedrigste Ordnungsnummer, d. h. die höchste Priorität hat. Die Adressierung der einzelnen Speicherzelle wird dabei mit Hilfe des zuständigen Ausgabezählers *QZA* vorgenommen. Bei der Abarbeitung der auszulesenden Speicherzellen wird nach jedem einzelnen Ausspeichervorgang geprüft, ob die nächste Zelle des gleichen Speichers bearbeitet werden kann, oder ob zu einem der nächsten Warteschlangenspeicher übergegangen werden muß. Dieser nächste Warteschlangenspeicher hat dann zwar die niedrigere Priorität, kann aber trotzdem zwischenzeitlich bevorzugt behandelt werden, weil anhand seines Arbeitszählers *AZ* festgestellt wird, daß relativ viele Speicherzellen belegt sind. Neben der Prioritätsreihenfolge bestimmt die Steuereinrichtung *STE* auch anhand des den

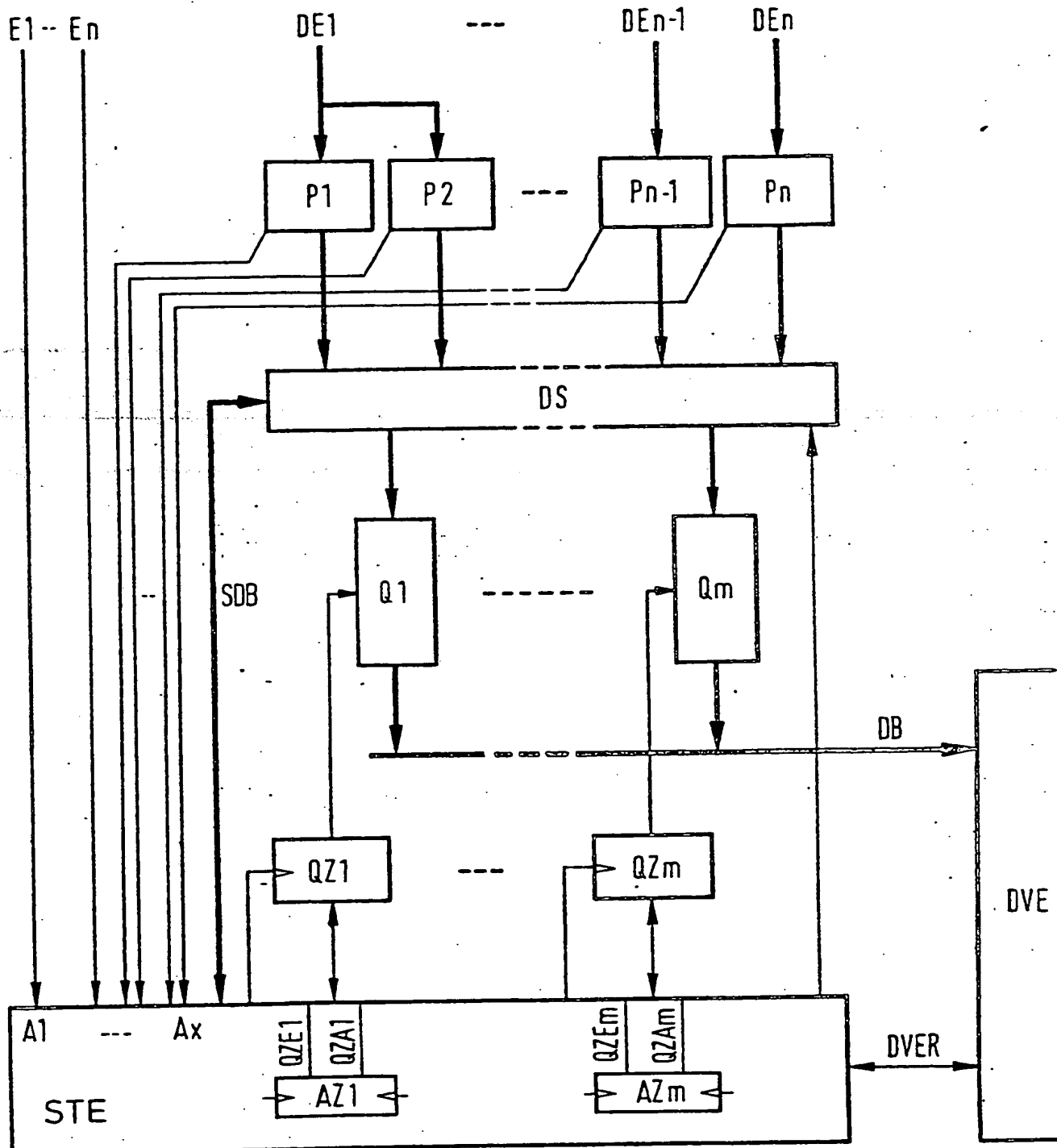
höchsten Wert aufweisenden Arbeitszählers, welcher der Warteschlangenspeicher auszulesen ist. Es wird dadurch neben der Beachtung der Priorität auch erreicht, daß auch bei Anforderungen niedriger Priorität keine unzulässig langen Wartezeiten auftreten. Es wird außerdem vermieden, daß bei plötzlichem Auftreten eines starken Einspeicherangebotes einer niedrigeren Priorität der zuständige Warteschlangenspeicher so aufgefüllt wird, daß er keine Daten mehr aufnehmen kann. In diesem Fall würden sonst Eingangsdaten verlorengehen. Bei der Ausspeicherung der Warteschlangenspeicher wird außerdem beachtet, daß beim Auftreten des Zählerstandes 0 an einem Arbeitszähler danach der Warteschlangenspeicher mit der nächst niedrigeren Priorität angesteuert wird.

Außer den bereits vorher beschriebenen Dateneingängen *DE1* bis *DEn* besteht noch die Möglichkeit, einzelne einfache Eingabeleitungen *E1* bis *En* an die Steuereinrichtung *STE* anzuschließen. Wenn auf einer dieser Leitungen ein Anreiz erscheint, so wird in der Steuereinrichtung *STE* ein Datenwort erzeugt oder aus einem dort vorhandenen, nicht dargestellten Speicher

abgerufen und über den Steuerdatenbus *SDB* einem der Warteschlangenspeicher *Q* zugeführt. Auch bei diesen einfachen Eingabeleitungen *E1* bis *En* wird die Priorität innerhalb der Steuereinrichtung *STE* mit Hilfe einer Programmierung festgelegt. Die Ein- und Ausspeichervorgänge laufen dabei in gleicher Weise ab, wie es zuvor bei den Dateneingängen *DE1* bis *DEn* beschrieben worden ist.

Bei der Eingabe von ganzen Datenworten, wie dies bei den Dateneingängen *DE* geschieht, kann eine Priorität auch vom Inhalt eines solchen Datenwortes abhängig gemacht werden. In diesem Fall wird das Datenwort über den Steuerdatenbus *SDB* beim Auslesen aus dem Pufferspeicher vorübergehend in der Steuereinrichtung *STE* direkt aufgenommen und ausgewertet. Es wird dabei der Inhalt des ganzen Wortes oder eines Teiles davon überprüft und die Priorität auf Grund dieses Inhaltes individuell bestimmt. Das Datenwort gelangt daraufhin wie bereits beschrieben in den der betreffenden Prioritätsklasse zugeordneten Warteschlangenspeicher *Q*.

Hierzu 1 Blatt Zeichnungen



- Leerseite -